

(2)

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-171690

(43)Date of publication of application : 14.06.2002

(51)Int.Cl.

H02J 9/00

H02M 7/48

(21)Application number : 2000-363234

(71)Applicant : NISSIN ELECTRIC CO LTD

(22)Date of filing : 29.11.2000

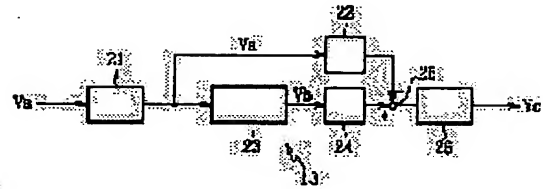
(72)Inventor : KOBAYASHI TAKESHI

(54) COUNTERMEASURE DEVICE TO MOMENTARY VOLTAGE DROP

(57)Abstract:

PROBLEM TO BE SOLVED: To momentarily detect a momentary voltage drop in a power supply.

SOLUTION: In a momentary voltage drop countermeasure device to compensate for the voltage before the voltage drop by supplying the output voltage of a compensation voltage generator to the load based on the signal detecting a momentary voltage drop in a power supply of a power system to supply power to an uninterruptible load, a momentary voltage drop detector 13 to detect the system voltage V_s comprises a filter circuit 21 to remove harmonic components in the system voltage V_s , a first operation circuit 22 to square the system voltage V_s , a phase shift circuit to shift the phase of the system voltage V_s 90° , a second operation circuit 24 to square the output of the phase shift circuit, a third operation circuit to obtain the square root of the sum of the first and second operation circuit outputs. It squares the system voltage V_s and shifts its phase 90° to square and outputs the square root of the sum of its squared signal and 90° shifted squared signal as the detected momentary voltage drop signal.



LEGAL STATUS

[Date of request for examination] 21.04.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12)公開特許公報 (A)

(11)特許出願公開番号
特開2002-171690

(P 2 0 0 2 - 1 7 1 6 9 0 A)

(43)公開日 平成14年6月14日(2002.6.14)

(51)Int. Cl. ⁷	識別記号	F I	ターマコード (参考)
H02J 9/00		H02J 9/00	Q 5G015
H02M 7/48		H02M 7/48	N 5H007

審査請求 未請求 請求項の数3 O L (全6頁)

(21)出願番号 特願2000-363234(P 2000-363234)

(22)出願日 平成12年11月29日(2000.11.29)

(71)出願人 000003942

日新電機株式会社

京都府京都市右京区梅津高畝町47番地

(72)発明者 小林 猛

京都府京都市右京区梅津高畝町47番地 日
新電機株式会社内

(74)代理人 100064584

弁理士 江原 省吾 (外3名)

F ターム(参考) 5G015 FA16 GA11 HA14 JA05 JA13

JA22 JA32 JA34 JA52 KA03

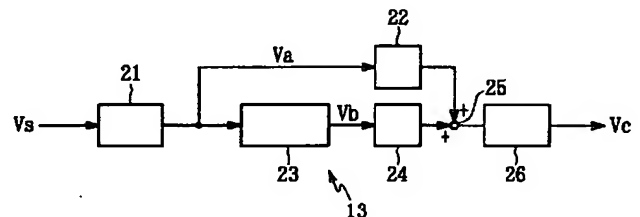
5H007 AA04 BB05 DC05

(54)【発明の名称】 瞬時電圧低下対策装置

(57)【要約】

【課題】 系統電源に発生した瞬低を瞬時に検出することにある。

【解決手段】 無瞬断負荷に電力供給する電力系統の系統電源に発生した瞬時電圧低下を検出し、その検出信号に基づいて補償電圧発生部の出力電圧を無瞬断負荷に供給することにより瞬時電圧低下前の負荷電圧を補償する瞬時電圧低下対策装置において、系統電圧 V_s を検出する瞬時電圧低下検出回路13は、系統電圧 V_s の高調波成分を除去するフィルタ回路21と、系統電圧 V_s を二乗する第一の演算回路22と、系統電圧 V_s を 90° 移相する移相回路23と、その移相回路23の出力を二乗する第二の演算回路24と、第一と第二の演算回路22、24の和の平方根を算出する第三の演算回路26とからなり、系統電圧 V_s を二乗すると共に 90° 移相して二乗し、その二乗信号と 90° 移相二乗信号との和の平方根信号を瞬時電圧低下の検出信号として出力する。



【特許請求の範囲】

【請求項 1】 無瞬断負荷に電力供給する電力系統の系統電源に発生した瞬時電圧低下を検出し、その検出信号に基づいて補償電圧発生部の出力電圧を前記無瞬断負荷に供給することにより瞬時電圧低下前の負荷電圧を補償する瞬時電圧低下対策装置において、系統電圧を検出する瞬時電圧低下検出回路は、前記系統電圧を二乗すると共に 90° 移相して二乗し、その二乗信号と 90° 移相二乗信号との和の平方根信号を前記瞬時電圧低下の検出信号として出力することを特徴とする瞬時電圧低下対策装置。

【請求項 2】 前記瞬時電圧低下検出回路は、系統電圧を二乗する第一の演算回路と、前記系統電圧を 90° 移相する移相回路と、その移相回路の出力を二乗する第二の演算回路と、前記第一と第二の両演算回路の和の平方根を算出する第三の演算回路とを具備したことを特徴とする請求項 1 に記載の瞬時電圧低下対策装置。

【請求項 3】 前記瞬時電圧低下検出回路の入力側に、系統電圧の高調波成分を除去するフィルタ回路を設けたことを特徴とする請求項 1 又は 2 に記載の瞬時電圧低下対策装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は瞬時電圧低下対策装置に関し、例えば無停電電源システム (UPS) 等に適用され、系統電源に停電を含む瞬時電圧低下が発生した時、瞬時電圧低下前の負荷電圧を補償する瞬時電圧低下対策装置に関する。

【0002】

【従来の技術】 近年、CPU を用いた各種制御装置の普及により、落雷などによる瞬時電圧低下 (停電を含む) による障害が問題となっている。このため、銀行のオンライン、交通管制、コンピュータ制御や産業用製造設備、計測・制御用電源などの重要な負荷 (以下、無瞬断負荷と称す) では、系統電源に発生した瞬時電圧低下 (以下、単に瞬低と称す) を速やかに検出して無瞬断負荷に供給すべき電源電圧 (以下、負荷電圧と称す) を補償する無停電電源システム (UPS) が導入されている。

【0003】 この無停電電源システムに代表される瞬低対策装置は、系統電源に発生した瞬低を検出するための瞬低検出回路を具備し、その瞬低検出回路から出力される検出信号に基づいて補償電圧発生部の出力電圧を前記無瞬断負荷に供給することにより瞬低前の負荷電圧を補償するものである。従来の瞬低対策装置における前記瞬低検出回路は、例えば図 7 に示すような回路構成例を有する。

【0004】 同図に示す瞬低検出回路 10 は、電力系統の系統母線に設けられた計器用変圧器 1 (VT) により検出した系統電圧 V_s と同期した信号を生成する PLL

回路 2 と、この PLL 回路 2 からの出力信号に基づいて、系統電圧 V_s と同期し、かつ、定格電圧と同一振幅を有する基準正弦波信号 V_{s1x} を生成する基準正弦波発生回路 3 と、この基準正弦波発生回路 3 から出力される基準正弦波信号 V_{s1x} を全波整流する第 1 の全波整流回路 4 と、計器用変圧器 1 (VT) により検出した系統電圧 V_s をそのまま全波整流する第 2 の全波整流回路 5 と、第 1 の全波整流回路 4 から出力される基準全波整流信号 V_{s1x}^* と第 2 の全波整流回路 5 から出力される全波整流信号 V_s^* との差を算出する加算回路 6 と、PLL 回路 2 からの出力信号に基づいて系統電圧 V_s と同期させて、基準全波整流信号 V_{s1x}^* と全波整流信号 V_s^* との差信号 ($V_{s1x}^* - V_s^*$) を $1/4$ サイクルごとに積分する積分回路 7 と、定格電圧の例えば 15% 低下した時点で瞬低とみなす場合、その定格電圧の 15% を検出レベルとして予め設定する検出レベル設定回路 8 と、前記積分回路 7 からの出力信号 S と検出レベル設定回路 8 による検出レベル L とを比較する比較回路 9 とを具備する。

【0005】 この瞬低検出回路 10 では、以下の動作に基づいて系統電源に発生した瞬低の検出信号 M が出力される。なお、図 8 は各構成回路の出力波形を示し、同図 (a) は第 1 の全波整流回路 4 の出力 (基準全波整流信号 V_{s1x}^*) と第 2 の全波整流回路 5 の出力 (全波整流信号 V_s^*)、同図 (b) は加算回路 6 の出力 (基準全波整流信号 V_{s1x}^* と全波整流信号 V_s^* との差信号 ($V_{s1x}^* - V_s^*$))、同図 (c) は積分回路 7 の出力信号 S と検出レベル設定回路 8 の検出レベル L をそれぞれ示す。

【0006】 瞬低検出回路 10 において、計器用変圧器 1 (VT) により系統電圧 V_s を検出し、その系統電圧 V_s に基づいて PLL 回路 2 により系統電圧 V_s と同期した信号を生成し、この PLL 回路 2 からの出力信号に基づいて基準正弦波発生回路 3 により系統電圧 V_s と同期し、かつ、定格電圧と同一振幅を有する基準正弦波信号 V_{s1x} を生成し、さらに、基準正弦波発生回路 3 から出力される基準正弦波信号 V_{s1x} を第 1 の全波整流回路 4 で全波整流する。

【0007】 一方、計器用変圧器 1 (VT) により検出された系統電圧 V_s を第 2 の全波整流回路 5 で全波整流し、第 1 の全波整流回路 4 から出力される基準全波整流信号 V_{s1x}^* と第 2 の全波整流回路 5 から出力される全波整流信号 V_s^* との差を加算回路 6 で算出し、その基準全波整流信号 V_{s1x}^* と全波整流信号 V_s^* との差信号 ($V_{s1x}^* - V_s^*$) を積分回路 7 で $1/4$ サイクルごとに積分する。

【0008】 ここで、系統電源に発生した瞬低により定格電圧の例えば 15% 以上低下すると、前記積分回路 7 からの出力信号 S が、検出レベル設定回路 8 により予め設定された検出レベル L を超えるため、積分回路 7 からの出力信号 S と検出レベル設定回路 8 による検出レベル L とを比較する比較回路 9 から出力される検出信号 M に

基ついて、補償電圧発生部の出力電圧を前記無瞬断負荷に供給することにより瞬低前の負荷電圧を補償するようにしている。

【0009】

【発明が解決しようとする課題】 前述した瞬低対策装置における瞬低検出回路10では、図8の出力波形で示すように基準全波整流信号 V_{s1x}^* と全波整流信号 V_s^* との差信号($V_{s1x}^* - V_s^*$)を積分回路7により1/4サイクルごとに積分し、その積分回路7の出力信号Sと検出レベル設定回路8の検出レベルLとの比較に基づいて、瞬低を検出するようにしている。

【0010】 このように瞬低の検出を積分回路7による1/4サイクルごとに行っていたのでは、系統電源に瞬低が発生した場合、瞬低検出までに必ず1/4サイクルの時間が必要である。このように前述した1/4サイクルの積分という時限要素があると、1/4サイクル以下の短時間で瞬低を瞬時に検出することが困難となる。この1/4サイクルの時間内に瞬低が発生すると、無瞬断負荷がコンデンサ負荷の場合、過大な充電電流が流れたり、また、無瞬断負荷がトランス負荷の場合、過大な励磁突入電流が流れたりすることがあり、装置の故障原因にもなる。

【0011】 そこで、本発明は前記問題点を鑑みて提案されたもので、その目的とするところは、系統電源に発生した瞬低を瞬時に検出し得る瞬低検出回路を具備した瞬低対策装置を提供することにある。

【0012】

【課題を解決するための手段】 前記目的を達成するための技術的手段として、請求項1に係る発明は、無瞬断負荷に電力供給する電力系統の系統電源に発生した瞬低を検出し、その検出信号に基づいて補償電圧発生部の出力電圧を前記無瞬断負荷に供給することにより瞬低前の負荷電圧を補償する瞬低対策装置において、系統電圧を検出する瞬低検出回路は、前記系統電圧を二乗すると共に90°移相して二乗し、その二乗信号と90°移相二乗信号との和の平方根信号を前記瞬低の検出信号として出力することを特徴とする。

【0013】 本発明に係る瞬低対策装置では、前記瞬低検出回路により、系統電圧の二乗信号と90°移相二乗信号との和の平方根信号を瞬低検出信号としたことにより、その瞬低検出信号が系統電圧の瞬時ピーク電圧値の直流成分として扱え、従来のような積分回路による1/4サイクルという時限要素を含まないので、系統電源に発生した瞬低を瞬時に検出することが実現容易となる。

【0014】 前記瞬低検出回路は、系統電圧を二乗する第一の演算回路と、前記系統電圧を90°移相する移相回路と、その移相回路の出力を二乗する第二の演算回路と、前記第一と第二の両演算回路の和の平方根を算出する第三の演算回路とで回路構成することが望ましい(請求項2)。このように瞬低検出回路を第一ないし第三の

演算回路および移相回路で構成したことにより、簡単な回路構成でもって瞬低検出信号を生成することができる。

【0015】 前記瞬時電圧低下検出回路の入力側に、系統電圧の高調波成分を除去するフィルタ回路を設けることが望ましい(請求項3)。このようにすれば、系統電圧に含まれる高調波成分を除去することができ、高調波ノイズが少ない検出信号を生成することができ、高精度の瞬低検出が実現できる。

【0016】

【発明の実施の形態】 本発明に係る瞬低対策装置の実施形態を以下に詳述する。図1は電力系統に設置した瞬低対策装置を示し、図2は瞬低対策装置の瞬低検出回路を示す。

【0017】 図1の瞬低対策装置において、銀行のオンライン、交通管制、コンピュータ制御や産業用製造設備、計測・制御用電源などの重要な無瞬断負荷11と、その無瞬断負荷11に電力を供給する系統電源12との間に、瞬低検出回路13および補償電圧発生部14を設けている。この瞬低対策装置は、系統電源12に発生した瞬低を検出するための瞬低検出回路13を有し、その瞬低検出回路13から出力される制御信号 A_2 に基づいて前記補償電圧発生部14を制御する。その補償電圧発生部14は、瞬低検出回路13から出力される制御信号 A_2 に基づいてバッテリー15に充電された電力を無瞬断負荷11に供給することにより瞬低前の負荷電圧を補償するインバータ16を具備する。

【0018】 なお、系統電源12と無瞬断負荷11との間には、系統電源11の瞬低発生時に瞬低検出回路13から出力される切替信号 A_1 に基づいて開成し、系統電源12を電力系統から切り離すための解列スイッチ17が設けられている。また、系統電源12と解列スイッチ17との間に計器用変圧器18を介して瞬低検出回路13が接続され、前記解列スイッチ17と無瞬断負荷11との間にインバータ16およびバッテリー15からなる補償電圧発生部14が接続されている。

【0019】 この実施形態の瞬低対策装置は、例えば、無停電電源システムに利用され、系統電源12に瞬低が発生すると、その瞬低を瞬低検出回路13により検出し、その検出信号に基づいて生成される切替信号 A_1 により解列スイッチ17を開成して系統電源12を電力系統から切り離すと共に、前記検出信号に基づいて生成される制御信号 A_2 により補償電圧発生部14のバッテリー15に充電された直流電圧をインバータ16により交流電圧に電力変換して無瞬断負荷11に供給することにより瞬低前の負荷電圧を補償する。

【0020】 この瞬低対策装置における前記瞬低検出回路13は、例えば図2に示すような回路構成を有する。この瞬低検出回路13は、系統電圧 V_s の高周波成分を除去するフィルタ回路21と、そのフィルタ回路21か

らの出力信号 V_a をそのまま二乗する第一の演算回路 22 と、前記フィルタ回路 21 からの出力信号 V_a を 90° 進相させる移相回路 23 と、その移相回路 23 から出力される系統電圧 V_s の 90° 進相信号 V_b を二乗する第二の演算回路 24 と、第一の演算回路 22 と第二の演算回路 24 の両出力を加算する加算回路 25 と、この加算回路 25 の出力の平方根を算出する第三の演算回路 26 とを具備する。

【0021】なお、前記移相回路 23 は、フィルタ回路 21 からの出力信号 V_a を 90° 遅相させるものであってもよく、図 2 に示す回路構成は一例であり、他の回路構成でも可能である。前述のように瞬低検出回路 13 を第一ないし第三の演算回路 22、24、26 および移相回路 23 で構成したことにより、簡単な回路構成でもって瞬低検出信号を生成することができる。また、フィルタ回路 21 を設けておけば、系統電圧 V_s に含まれる高調波成分を除去することができ、高調波ノイズが少ない検出信号を生成することができ、高精度の瞬低検出が実現できる。

【0022】この瞬低検出回路 13 では、計器用変圧器 18 により検出された系統電圧 V_s についてフィルタ回路 21 を通すことにより、その系統電圧 V_s に含まれる高調波成分を除去する。このフィルタ回路 21 からの出力信号 V_a を、一方では第一の演算回路 22 によりそのまま二乗し、他方では移相回路 23 により 90° 進相させた上でその移相回路 23 から出力される 90° 進相信号 V_b を第二の演算回路 24 により二乗する。これら第一の演算回路 22 と第二の演算回路 24 から出力される二乗信号 V_a^2 、 V_b^2 を加算回路 25 により加算し、その加算回路 25 から出力される和信号 ($V_a^2 + V_b^2$) について第三の演算回路 26 によりその平方根を算出する。

【0023】瞬低検出回路 13 から出力される切替信号 A_1 および制御信号 A_2 を生成する第三の演算回路 26 の出力信号、つまり、平方根信号 V_c (以下、検出信号と称す) は、第一の演算回路 22 から出力される二乗信号 V_a^2 と第二の演算回路 24 から出力される二乗信号 V_b^2 との和の平方根を算出することにより得られることから、図 3 のベクトル図に示すようにフィルタ回路 21 の出力信号 V_a と移相回路 23 の出力信号 V_b との合成ベクトルである。

【0024】図 4 のフローチャートで示すように瞬低検出回路 13 から出力される検出信号 V_c が検出レベルとしての設定電圧 V_{thr} よりも小さいか否かを判定し、系統電源 12 に瞬低が発生して、前記検出信号 V_c が設定電圧 V_{thr} よりも小さくなると、カウンタによる計数 (カウンタ値 I) でもって所定の判定時間 T を経過しているか否かを判断する。

【0025】その結果、判定時間 T を経過した時点で、瞬低検出回路 13 から出力される検出信号 V_c に基づい

て系統電源 12 に瞬低が発生したと判断され、その検出信号 V_c に基づいて生成された切替信号 A_1 により解列スイッチ 17 を開成して系統電源 12 を電力系統から切り離すと共に、前記検出信号 V_c に基づいて生成された制御信号 A_2 により補償電圧発生部 14 のバッテリー 15 に充電された直流電圧をインバータ 16 により交流電圧に電力変換して無瞬断負荷 11 に供給することにより瞬低前の負荷電圧を補償する。

【0026】この実施形態の瞬低検出回路 13 の第三の演算回路 26 から出力される検出信号 V_c は、図 5 のシミュレーション波形で示すようにフィルタ回路 21 の出力信号 V_a と、その出力信号 V_a に対して 90° 進相させた移相回路 23 の出力信号 V_b とから二乗平方根により算出され、系統電圧 V_s の瞬時ピーク電圧値の直流成分として扱える。

【0027】このことから、従来のような積分回路 7 (図 7 および図 8 参照) による $1/4$ サイクルという時間要素を含まないので、系統電源 12 に発生した瞬低を瞬時に検出することが実現できる。つまり、同図に示すように瞬低発生と同時に第三の演算回路 26 から出力される検出信号 V_c が低下し、その低下レベルが例えば 15% となった時点で即座に瞬低と判断される。

【0028】また、図 6 のシミュレーション波形は、系統電圧 V_s に第 5 次高調波を 5% 重畳したものを示すが、この場合、フィルタ回路 21 を設けているにもかかわらず、第三の演算回路 26 の検出信号 V_c に前述の第 5 次高調波による揺らぎが発生している。しかしながら、同図に示すように瞬低発生と同時に第三の演算回路 26 の検出信号 V_c が低下するため、その低下レベルが例えば 15% となった時点で即座に瞬低と判断することができるので、前記高調波による揺らぎは問題とならない。

【0029】なお、前述した判定時間 T は、瞬低検出時の誤動作を防止するために設定されるものであり、従来のような積分回路 7 による $1/4$ サイクルという時間要素に該当するものではない。また、この判定時間 T は、必ずしも必要なものではなく、カウンタによる計数で設定された判定時間 T が経過せず、第三の演算回路 26 の検出信号 V_c が設定電圧 V_{thr} よりも小さくなった時点で即座に切替信号 A_1 および制御信号 A_2 を送出させるようにしてもよい。

【0030】

【発明の効果】本発明によれば、瞬低検出回路により、系統電圧の二乗信号と 90° 移相二乗信号との和の平方根信号を瞬低の検出信号としたことにより、その検出信号が系統電圧の瞬時ピーク電圧値の直流成分として扱え、従来のような積分回路による $1/4$ サイクルという時間要素を含まないので、系統電源に発生した瞬低を瞬時に検出することが実現でき、無瞬断負荷の瞬低補償を迅速かつ確実に実行することができて信頼性の高い瞬低

対策装置を提供できる。

【図面の簡単な説明】

【図 1】 本発明に係る瞬低対策装置の実施形態を示す回路図である。

【図 2】 図 1 の瞬低対策装置における瞬低検出回路を示すブロック図である。

【図 3】 図 2 のフィルタ回路の出力信号と移相回路の出力信号とそれら両出力信号の合成信号とを示すベクトル図である。

【図 4】 瞬低検出回路における瞬低検出要領を説明するためのフローチャートである。

【図 5】 系統電圧の基本波のみに基づくフィルタ回路、移相回路および第三の演算回路の各出力波形を示すシミュレーション図である。

【図 6】 系統電圧に第 5 次高調波を 5 % 重畳させた場合におけるフィルタ回路、移相回路および第三の演算回路の各出力波形を示すシミュレーション図である。

【図 7】 瞬低対策装置の従来例で、瞬低検出回路を示す

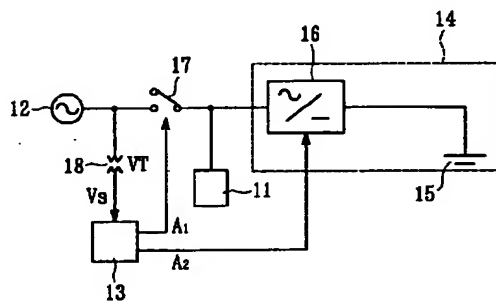
回路図である。

【図 8】 図 7 の瞬低検出回路の動作を説明するための波形図である。

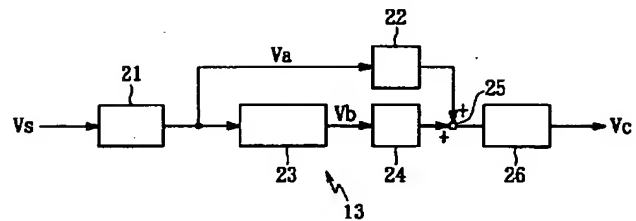
【符号の説明】

- 1 1 無瞬断負荷
- 1 2 系統電源
- 1 3 瞬時電圧低下検出回路
- 1 4 補償電圧発生部
- 2 1 フィルタ回路
- 2 2 第一の演算回路
- 2 3 移相回路
- 2 4 第二の演算回路
- 2 6 第三の演算回路
- V s 系統電圧
- V a² 二乗信号
- V b² 90° 移相二乗信号
- V c 平方根信号 (検出信号)

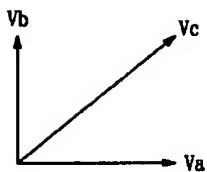
【図 1】



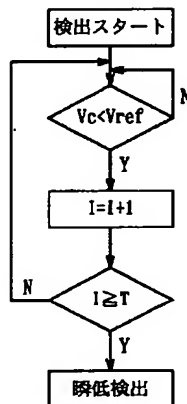
【図 2】



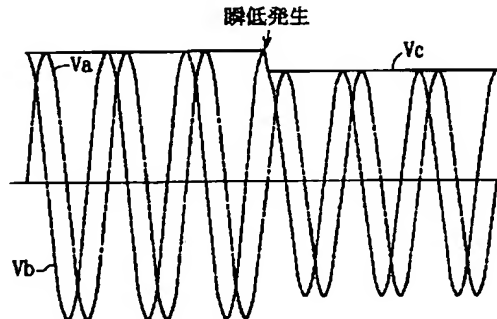
【図 3】



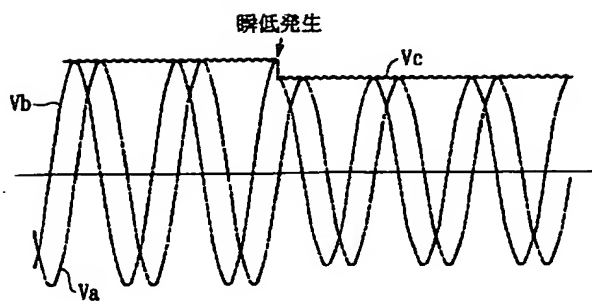
【図 4】



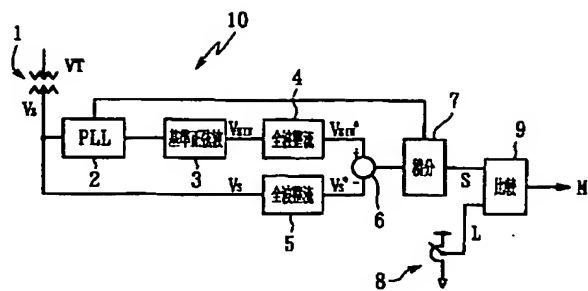
【図 5】



【図6】



【図7】



【図8】

